

02 SEP. 2003



BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

MAILED 06 JAN 2004

WIPO

PCT

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 27 AOÛT 2003

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

DOCUMENT DE PRIORITÉ

PRÉSENTÉ OU TRANSMIS
CONFORMÉMENT À LA
RÈGLE 17.1.a) OU b)

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr



26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété Intellectuelle - Livre VI



REQUÊTE EN DÉLIVRANCE 1/2

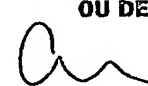
Cet imprimé est à remplir lisiblement à l'encre noire

08 540 W / 260899

REMISE DES PIÈCES DATE 03 SEPT 2002 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0210884 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE 03 SEP. 2002 PAR L'INPI		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE BREVATOME 3 rue du Docteur Lancereaux 75008 PARIS	
Vos références pour ce dossier (facultatif) B 14077.3 JL (DD2331)			
Confirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie			
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale		N° _____ Date ____/____/____	
ou demande de certificat d'utilité initiale		N° _____ Date ____/____/____	
Transformation d'une demande de brevet européen		<input type="checkbox"/> N° _____ Date ____/____/____	
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) PROCÉDE DE FABRICATION D'UN SUBSTRAT COMPOSITE DU TYPE SiCOI COMPRENANT UNE ÉTAPE D'ÉPITAXIE			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation _____ N° _____ Date ____/____/____ Pays ou organisation _____ N° _____ Date ____/____/____ Pays ou organisation _____ N° _____ <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»	
Nom ou dénomination sociale		COMMISSARIAT A L'ENERGIE ATOMIQUE	
Prénoms			
Forme juridique		Etablissement public de caractère Scientifique, Technique et Industriel	
N° SIREN		
Code APE-NAF		
Adresse	Rue	31-33 rue de la Fédération	
	Code postal et ville	75752	PARIS 15ème
Pays		FRANCE	
Nationalité		FRANCAISE	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

**BREVET D'INVENTION
CERTIFICAT D'UTILITÉ**

REQUÊTE EN DÉLIVRANCE 2/2

3 SEPT 2002 REMISE DES PIÈCES DATE 75 INPI PARIS LIEU 0210884 N° D'ENREGISTREMENT NATIONAL ATTRIBUÉ PAR L'INPI		DB 540 W / 260899	
Vos références pour ce dossier : <i>(facultatif)</i>		B 14077.3 JL (DD2331)	
6 MANDATAIRE			
Nom		LEHU	
Prénom		Jean	
Cabinet ou Société		BREVATOME 422.5/S002	
N° de pouvoir permanent et/ou de lien contractuel		7068 du 12.06.98	
Adresse	Rue	3 rue du Docteur Lancereaux	
	Code postal et ville	75008	PARIS
N° de téléphone <i>(facultatif)</i>		01.53.83.94.00	
N° de télécopie <i>(facultatif)</i>		01.45.63.83.33	
Adresse électronique <i>(facultatif)</i>		brevets.patents@brevallex.com	
7 INVENTEUR (S)			
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée	
8 RAPPORT DE RECHERCHE		Uniquement pour une demande de brevet (y compris division et transformation)	
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> <input type="checkbox"/>	
Paiement échelonné de la redevance		Paiement en trois versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non	
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Requête antérieurement à ce dépôt (joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence):	
Si vous avez utilisé l'imprimé «Sulte», indiquez le nombre de pages jointes			
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire) J. LEHU 422-5 S/002		VISA DE LA PRÉFECTURE OU DE L'INPI  L. GUICHET	

PROCEDE DE FABRICATION D'UN SUBSTRAT COMPOSITE DU TYPE
SiCOI COMPRENANT UNE ETAPE D'EPITAXIE

5

DESCRIPTION

DOMAINE TECHNIQUE

L'invention concerne un procédé de fabrication d'un substrat composite du type SiCOI comprenant une étape d'épitaxie réalisée sur la couche de SiC du substrat composite.

ETAT DE LA TECHNIQUE ANTERIEURE

Le carbure de silicium ou SiC est un matériau qui a des propriétés physico-chimiques et électroniques bien adaptées à l'électronique de puissance. Ces dispositifs de puissance fonctionnent en vertical, la couche active étant une couche épitaxiée sur un substrat monocristallin de SiC. Malheureusement, la croissance cristalline de substrat massif est réalisée par une technique de type sublimation à plus de 2000°C et ne permet pas d'obtenir des substrats avec des qualités, diamètres et coûts comparables avec les substrats de silicium par exemple.

La fabrication de substrats composites possédant une couche mince monocristalline de SiC liée fermement à un substrat support bas coût (SiC polycristallin ou SiC monocristallin dégradé en qualité cristalline ou en silicium) par exemple représente donc un intérêt important.

Pour la réalisation d'un dispositif de puissance de type diode Schottky, diode PIN ou

interrupteur de puissance sur SiC, les propriétés requises pour le substrat massif en SiC sont une faible résistivité électrique, une excellente conductivité thermique et une bonne qualité épitaxiale de la couche
5 active épitaxiée sur ce substrat. Cependant, ces substrats ne sont pas en taille quatre pouces et de plus sont très chers.

Actuellement, les dispositifs de puissance sont réalisés à partir de substrats et d'épitaxies de
10 polytype 4H ou 6H. Le polytype cubique du carbure de silicium qui a des propriétés adéquates pour la réalisation de tels dispositifs n'est cependant pas disponible en substrat massif.

La fabrication de ces substrats composites,
15 que l'on obtient en règle générale par la technique connue sous le nom Smart-Cut[®], laisse l'entière liberté quant au choix de la barrière de collage entre la couche mince monocristalline reportée et le support et également dans le choix de la résistivité électrique de
20 ce support. Le document FR-A-2 774 214, correspondant au brevet américain N°6 391 799, divulgue un procédé de réalisation d'une structure SOI. Cependant, dans le cas du SiC, ces couches reportées ont une épaisseur de l'ordre de 1 μm et typiquement de 0,5 μm pour obtenir
25 une activité électrique dans cette couche.

La réalisation de dispositifs, sur ce type de substrat composite, nécessiterait une reprise d'épitaxie pour obtenir une couche active sans limitation d'épaisseur, nécessaire à la tenue en
30 tension des composants de puissance.

Il est possible de réaliser des empilements SiCOI (SiC/oxyde /support) par diverses techniques.

Une première solution consiste à partir d'un substrat SOI (obtenu par les procédés SIMOX ou Smart-Cut®) et de réépitaxier du SiC cubique après conversion partielle de la couche de silicium superficielle. Dans ce cas, seul le polytype 3C est obtenu. De plus, des trous sont créés dans la couche d'oxyde pendant l'épitaxie comme cela est rapporté par les articles "Selective Deposition of 3C-SiC Epitaxially Grown on SOI Substrates" de M.Eickhoff et al., Materials Science Forum Vols. 353-356 (2001) pages 175 à 178 et "Role of SIMOX defects on the structural properties of β -SiC/SIMOX" de G. Ferro et al., Materials Science and Engineering B61-62 (1999) pages 586 à 592. On a observé que ces défauts pouvaient être réduits en éliminant les trous dans la couche superficielle de SiC. Il a été proposé également mais sans succès d'intercaler une couche de Si_3N_4 . On peut se référer à ce sujet à l'article "Stabilization of the 3C-SiC/SOI system an intermediate silicon nitride layer" de S.Zappe et al., Materials Science and Engineering B61-62 (1999), pages 522 à 525. Le polytype cubique est épitaxié à une température de l'ordre de 1350°C et la tendance est de développer des procédés à des températures de 1250°C environ pour limiter la dégradation de l'oxyde.

Une deuxième solution consiste à réaliser un empilement de matériau SiC sur un substrat électriquement isolant. Il s'agit par exemple d'un empilement SiC/oxyde/Si. Cet empilement est réalisé par le procédé Smart-Cut®. Il a l'avantage de permettre l'obtention de SiC 6H, 4H et 3C comme couche mince.

reportée. Mais, comme expliqué précédemment et compte tenu de l'utilisation d'équipements utilisés couramment dans l'industrie de la microélectronique, notamment les équipements d'implantation ionique, l'épaisseur maximale des films de SiC transférés électriquement actifs est de l'ordre de 1 μm .

Pour la réalisation de dispositifs électroniques, il est souvent nécessaire de disposer d'une couche mince de SiC plus épaisse avec des niveaux de dopage différents et fortement contrôlés. Il semble donc nécessaire de recourir à une étape de dépôt épitaxial comme c'est le cas pour les substrats massifs en SiC. Cependant, la reprise d'épitaxie sur de tels substrats composites pose problème, et ce pour deux raisons principales.

Tout d'abord, la présence du support de silicium limite la température d'épitaxie aux alentours de 1413°C maximum si l'on ne veut pas que le silicium fonde. Or, cette température est à peine suffisante pour obtenir les polytypes 6H et 4H (1450°C permettrait d'obtenir de meilleurs résultats). Des inclusions de SiC cubique dans la couche sont observées au moindre défaut de surface. D'autre part, le dopage non intentionnel des couches de SiC est augmenté à basse température.

De plus, la présence d'oxyde rend a priori impossible la tenue du pseudo-substrat aux températures d'épitaxie nécessitées pour le carbure de silicium. En effet aux températures d'épitaxie classique, c'est-à-dire 1450°C et au-delà l'oxyde est fortement attaqué en ambiance hydrogène qui est l'ambiance pour l'épitaxie. Ceci est confirmé par l'article "Selective Epitaxial

Growth of Silicon Carbide on Patterned Silicon Substrates using Hexachlorodisilane and Propane" de Chacko Jacob et al., Materials Science Forum Vols. 338-342 (2000), pages 249 à 252. Cependant, même sans
5 ambiance hydrogène, sous vide l'oxyde se vaporise dès 1200°C. On pourrait envisager de remplacer l'oxyde de silicium comme couche de collage par du nitrure de silicium, cependant pour de nombreuses applications, il est très important d'un point de vue électrique d'avoir
10 une couche d'oxyde de silicium enterrée.

Une troisième solution consiste à réaliser un empilement de matériau SiC sur un substrat électriquement isolant tenant la haute température. On peut ainsi réaliser un substrat SiCOI sur support SiC
15 polycristallin ou SiC monocristallin de mauvaise qualité ou sur un autre support tenant la haute température. Il s'agit du même empilement que précédemment où le silicium support est, par exemple, remplacé par du SiC polycristallin. Cela permet de
20 lever le problème de la fusion du silicium. Mais il reste le problème de la dégradation de l'oxyde. L'obtention d'un tel empilement se fait par le procédé Smart-Cut®. Le SiC de la couche mince est du polytype voulu.

25 Il n'est apparemment pas fait état dans la littérature technique correspondante de travaux sur des épitaxies de SiC de polytype 6H ou 4H sur des substrats SiCOI. Cela est dû au fait qu'il est acquis que, pour des températures allant jusqu'à 1350°C, la qualité de
30 l'épithaxie de polytypes 6H et 4H sera de piètre qualité (cas de l'épithaxie sur SiCOI avec plaque support

silicium). D'autre part, au-delà de 1400°C, l'oxyde sera dégradé, c'est-à-dire détruit, voire recristallisé.

5 EXPOSE DE L'INVENTION

Les inventeurs de la présente invention sont cependant parvenus à réaliser des épitaxies sur tous ces différents types de matériaux et ont obtenu plusieurs résultats satisfaisants de façon inattendue.

10 L'oxyde ne s'est pas détérioré à haute température (1410°C - 1600°C) quand on a réalisé des épitaxies sur des substrats SiCOI formés d'un support en SiC supportant successivement une couche d'oxyde de silicium et une couche mince de SiC, permettant la
15 réalisation d'épitaxies de bonne qualité, comparables aux épitaxies sur du SiC massif.

Les inventeurs ont également réalisé des épitaxies de SiC de polytype 6H et 4H sur des substrats SiCOI pour lesquels le support est en silicium. Des
20 résultats encourageants ont été obtenus.

L'invention a donc pour objet un procédé de fabrication d'un substrat composite du type SiCOI comprenant les étapes suivantes :

- fourniture d'un substrat initial
25 comprenant un support en Si ou en SiC supportant une couche de SiO₂ sur laquelle est reportée une couche mince de SiC,

- épitaxie de SiC sur la couche mince de SiC,
30 caractérisé en ce que l'épitaxie est réalisée aux températures suivantes :

- à partir de 1450°C pour obtenir une

épitaxie de polytype 6H ou 4H sur une couche mince reportée de polytype 6H ou 4H respectivement, si le support est en SiC,

5 - à partir de 1350°C pour obtenir une épitaxie de polytype 3C sur une couche mince reportée de polytype 3C, si le support est en Si ou en SiC,

 - à partir de 1350°C pour obtenir une épitaxie de polytype 6H ou 4H sur une couche mince reportée de polytype 6H ou 4H respectivement, si le
10 support est en Si.

Avant l'étape d'épitaxie, il peut être prévu une étape de préparation du substrat initial pour améliorer la qualité de surface de la couche mince reportée de SiC. Cette étape de préparation peut
15 consister à soumettre la surface de la couche mince reportée de SiC à une opération choisie parmi le polissage, la gravure et une attaque à l'hydrogène.

Plusieurs couches de SiC peuvent être successivement épitaxiées sur la couche mince de SiC.

20 L'invention a également pour objet l'utilisation du substrat composite du type SiCOI obtenu par le procédé de fabrication ci-dessus pour la réalisation de dispositifs semiconducteurs.

 L'invention a encore pour objet un
25 dispositif semiconducteur réalisé sur un substrat composite du type SiCOI obtenu par le procédé de fabrication ci-dessus.

BREVE DESCRIPTION DES DESSINS

30 L'invention sera mieux comprise et d'autres avantages et particularités apparaîtront à la lecture de la description qui va suivre, donnée à titre

d'exemple non limitatif, accompagnée des dessins annexés parmi lesquels :

- la figure 1 est une vue en coupe transversale d'un substrat SiCOI dont la couche mince de SiC a reçu une épitaxie de SiC, selon l'invention,
- la figure 2 est une vue en coupe transversale d'une diode Schottky réalisée en appliquant le procédé selon l'invention,
- la figure 3 est une vue en coupe transversale d'une diode bipolaire, de type PIN, réalisée en appliquant le procédé selon l'invention,
- la figure 4 est une vue en coupe transversale d'un transistor MESFET réalisé en appliquant le procédé selon l'invention,
- la figure 5 est une vue en coupe transversale d'un transistor MOSFET réalisé en appliquant le procédé selon l'invention.

DESCRIPTION DETAILLÉE DE MODES DE REALISATION DE L'INVENTION

Des épitaxies de SiC ont été réalisées sur des substrats SiCOI tels que celui représenté à la figure 1 et formé d'un support 1 supportant successivement une couche d'oxyde de silicium 2 et une couche mince de SiC 3. La couche mince 3 est une couche reportée. Le report peut être obtenu par la technique Smart-Cut®.

Pour un support 1 en SiC, on a réalisé des épitaxies de SiC de polytype 6H et 4H sur des couches minces 3 respectivement de polytype 6H et 4H à une température de 1450°C à 1550°C. On a aussi réalisé une épitaxie de SiC de polytype 3C sur une couche mince 3

de polytype 3C à partir de 1350°C. Ces couches épitaxiées sont référencées 4 sur la figure 1.

Durant l'épitaxie, la pression était la pression atmosphérique ou la pression du vide. Les gaz
5 utilisés étaient de l'hydrogène H_2 pour un flux de 3 à 200 l/min, du silane SiH_4 à raison de 4 à 2000 cm^3 normaux/min (4 à 2000 sccm) et du propane C_3H_8 à raison de 4 à 2000 cm^3 normaux/min (4 à 2000 sccm). Le dopant
10 utilisé pour déposer des couches dopées de SiC était l'azote à raison de 2 à 2000 cm^3 normaux/min (2 à 2000 sccm). L'épitaxie a été réalisée par une technique CVD.

Préalablement à l'épitaxie, la couche mince
3 peut être préparée par polissage ou gravure afin d'en améliorer la surface. On peut également effectuer in
15 situ une attaque de la surface de la couche mince 3 par de l'hydrogène.

Les qualités d'épitaxie et les niveaux de dopage obtenus sont équivalents à ceux obtenus en partant de substrats massifs.

20 Des épitaxies de SiC de polytype 6H et 4H sur des substrats SiCOI à couche mince de SiC de polytype correspondant et à support en silicium ont également été effectuées.

De façon inattendue, des épitaxies de bonne
25 qualité ont été obtenues à 1400°C sur une couche mince reportée de SiC de polytype 4H à désorientation de surface de 8°off.

Dans le cas d'une couche mince de SiC de polytype 6H, des inclusions de cubique ont été
30 observées. Ceci est probablement dû à la désorientation de surface du matériau utilisé pour la couche mince. Cette désorientation était de 3,5°off. Il apparaît

qu'une couche mince de SiC 6H désorienté de 8° off fournirait le même résultat que pour la couche mince de SiC 4H précédente.

Il est également possible d'épitaxier du SiC 3C à partir de 1413°C en utilisant des substrats composite initiaux formé d'un support 1 en SiC, d'une couche d'oxyde de silicium 2 et d'une couche mince de SiC 3C. Le fait d'utiliser un support en SiC plutôt qu'en silicium permet d'épitaxier à plus haute température.

Avec le procédé selon l'invention, les avantages de la filière épitaxie sur substrat massif sont conservés :

- qualité épitaxiale de la couche active équivalente à la qualité épitaxiée sur ce substrat,
- faible résistance à l'état passant suivant l'architecture du composant, du choix de la plaque support ou du dopage de la sole pour la prise de contact ohmique,
- bonne conductivité thermique (suivant l'architecture du composant).

On obtient même des avantages supplémentaires:

- possibilité d'avoir une résistivité électrique plus faible puisque la sole conductrice n° est faite par épitaxie et peut atteindre des dopages plus élevés que ceux des substrats,
- possibilité d'utiliser des plaques support de diamètre quatre pouces ou au delà pour être compatible avec les lignes de production silicium.

La démonstration de la faisabilité de ces épitaxies permet d'envisager la réalisation de

nombreuses applications. En effet, par la démonstration de ces possibilités, l'épaisseur de SiC sur oxyde peut être augmentée de façon maîtrisée et sans limitation, ce qui n'est pas le cas des empilements comprenant un
5 film de SiC transféré dont l'épaisseur est limitée à 1 μm environ. La réépitaxie permet également l'empilement technologique de couches de dopages différents, ce qui n'est évidemment pas le cas du SiCOI simple.

10 Plusieurs applications peuvent être mentionnées à titre d'exemple.

La ou les couches épitaxiées permettent la réalisation d'un dispositif pseudo-vertical sur SiC et substrat isolant (SiCOI) quel que soit le support du
15 transfert.

La figure 2 est une vue en coupe transversale d'une diode Schottky réalisée en appliquant le procédé selon l'invention. Le substrat SiCOI initial comprend un support 101 en Si ou en SiC
20 supportant successivement une couche d'oxyde de silicium 102 et une couche mince reportée ou transférée 103 en SiC. Deux épitaxies de SiC successives ont été réalisées pour obtenir une première couche épitaxiée 104 dopée n^+ et une deuxième couche épitaxiée 114 dopée
25 n^- . Des niveaux de lithographie permettent d'obtenir la structure représentée à la figure 2 ainsi que le contact Schottky 105 sur la couche épitaxiée 114 et les contacts ohmiques 106 sur la couche épitaxiée 104. Une gravure 107 permet d'isoler la structure obtenue.

30 La prise de contact en face avant sur la couche tampon 104, fortement dopée et épitaxiée sous la couche active 114, remplace la prise de contact face

arrière des dispositifs de l'art connu. Les couches épitaxiées sont plus dopées que les substrats disponibles dans le commerce, ce qui est un autre avantage.

5 La figure 3 est une vue en coupe transversale d'une diode bipolaire, de type PIN, réalisée en appliquant le procédé selon l'invention. Le substrat SiCOI initial comprend un support 201 en Si ou en SiC supportant successivement une couche d'oxyde de silicium 202 et une couche mince reportée ou transférée 203 en SiC. Trois épitaxies de SiC successives ont été
10 réalisées pour obtenir une première couche épitaxiée 204 dopée n^+ , une deuxième couche épitaxiée 214 dopée n^- et une troisième couche épitaxiée 224 dopée p. Des
15 niveaux de lithographie permettent d'obtenir la structure représentée à la figure 3 ainsi que le contact ohmique 205 sur la couche épitaxiée 224 et les contacts ohmiques 206 sur la couche épitaxiée 204.

 La figure 4 est une vue en coupe
20 transversale d'un transistor MESFET réalisé en appliquant le procédé selon l'invention. Le substrat SiCOI initial comprend un support 301 en Si ou en SiC supportant successivement une couche d'oxyde de silicium 302 et une couche mince reportée ou transférée
25 303 en SiC. Deux épitaxies de SiC successives ont été réalisées pour obtenir une première couche épitaxiée 304 dopée p^- ou constituant une couche tampon semi-isolante et une deuxième couche épitaxiée 314 dopée n^- . Deux zones de surface 305 et 306 de la deuxième couche
30 épitaxiée ont été dopées n^+ par implantation. Des contacts ohmiques 307 et 308 ont été réalisés sur les zones de surface 305 et 306 respectivement. Un contact

Schottky 309 a été réalisé sur la deuxième couche épitaxiée 314, entre les zones de surface 305 et 306.

La figure 5 est une vue en coupe transversale d'un transistor MOSFET réalisé en appliquant le procédé selon l'invention. Le substrat SiCOI initial comprend un support 401 en Si ou en SiC supportant successivement une couche d'oxyde de silicium 402 et une couche mince reportée ou transférée 403 en SiC. Une épitaxie de SiC a été réalisée pour obtenir une couche épitaxiée 404 dopée p. Deux zones de surface 405 et 406 de la couche épitaxiée ont été dopées n⁺ par implantation. Des contacts ohmiques 407 et 408 ont été réalisés sur les zones de surface 405 et 406 respectivement. Entre les contacts ohmiques 407 et 408, une couche d'oxyde de silicium 410 a été créée jusqu'à chevaucher les zones de surface 405 et 406. Enfin, une grille 409, par exemple en polysilicium, a été déposée sur la couche d'oxyde de grille 410.

Plus généralement, l'invention s'applique à tout dispositif pour lequel la couche active obtenue par le transfert de type Smart-Cut[®] sur un substrat de type isolant sur matériau ne présente pas une épaisseur ou des qualités électriques satisfaisantes.

La démonstration de l'épitaxie sur ce type de support permet d'extrapoler l'utilisation d'empilement SiC transféré (avec plaque support qui tient la température de l'épitaxie considérée) pour élaborer des substrats massifs en les utilisant comme germe de croissance pour les techniques de massif ou comme substrat d'épitaxie pour toute technique d'épitaxie à forte vitesse de croissance.

La démonstration de l'épitaxie de SiC 3C

monocristallin sur un support autre que du silicium permet d'envisager l'utilisation de ce matériau pour les applications haute puissance et même hyperfréquence pour ce polytype particulier.

REVENDICATIONS

1. Procédé de fabrication d'un substrat
5 composite du type SiCOI comprenant les étapes
suivantes :

- fourniture d'un substrat initial
comprenant un support (1) en Si ou en SiC supportant
une couche (2) de SiO_2 sur laquelle est reportée une
10 couche mince (3) de SiC,

- épitaxie de SiC (4) sur la couche mince
(3) de SiC,

caractérisé en ce que l'épitaxie est réalisée aux
températures suivantes :

15 - à partir de 1450°C pour obtenir une
épitaxie (4) de polytype 6H ou 4H sur une couche mince
reportée (3) de polytype 6H ou 4H respectivement, si le
support (1) est en SiC,

20 - à partir de 1350°C pour obtenir une
épitaxie (4) de polytype 3C sur une couche mince
reportée (3) de polytype 3C, si le support (1) est en
Si ou en SiC,

- à partir de 1350°C pour obtenir une
épitaxie (4) de polytype 6H ou 4H sur une couche mince
25 reportée (3) de polytype 6H ou 4H respectivement, si le
support (1) est en Si.

2. Procédé selon la revendication 1,
caractérisé en ce qu'avant l'étape d'épitaxie, il est
prévu une étape de préparation du substrat initial pour
30 améliorer la qualité de surface de la couche mince
reportée (3) de SiC.

3. Procédé selon la revendication 2,

caractérisé en ce que l'étape de préparation consiste à soumettre la surface de la couche mince reportée (3) de SiC à une opération choisie parmi le polissage, la gravure et une attaque à l'hydrogène.

5 4. Procédé selon la revendication 1, caractérisé en ce que plusieurs couches de SiC sont successivement épitaxiées sur la couche mince de SiC.

10 5. Utilisation du substrat composite du type SiCOI obtenu par le procédé de fabrication selon l'une quelconque des revendications 1 à 4 à la réalisation de dispositifs semiconducteurs.

15 6. Dispositif semiconducteur réalisé sur un substrat composite du type SiCOI obtenu par le procédé de fabrication selon l'une quelconque des revendications 1 à 4.

1 / 2

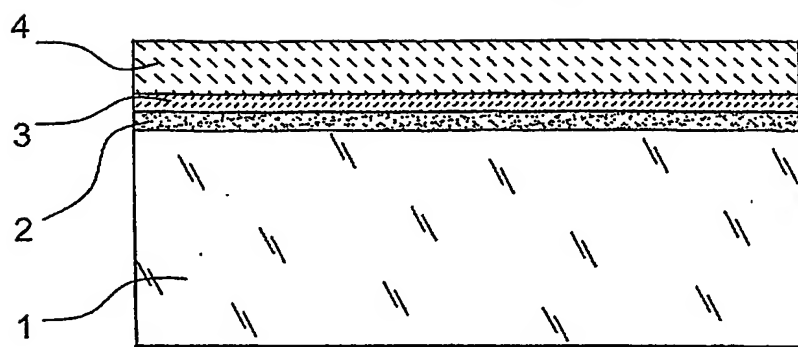


FIG. 1

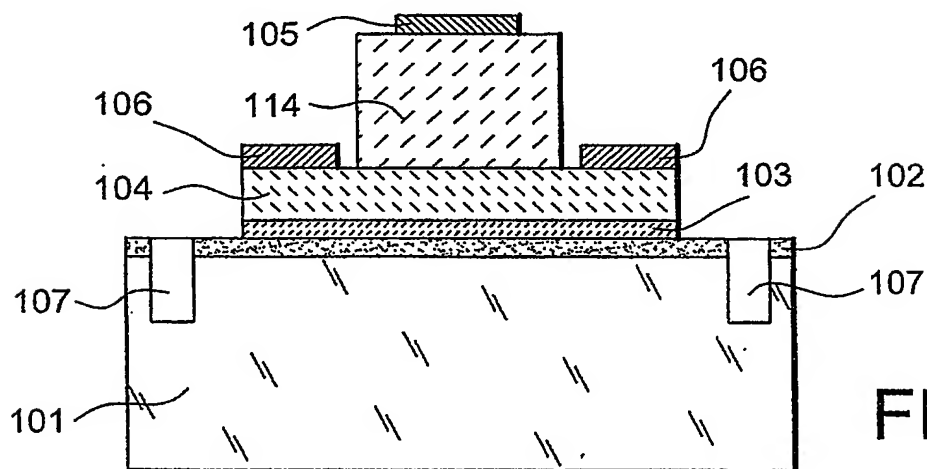


FIG. 2

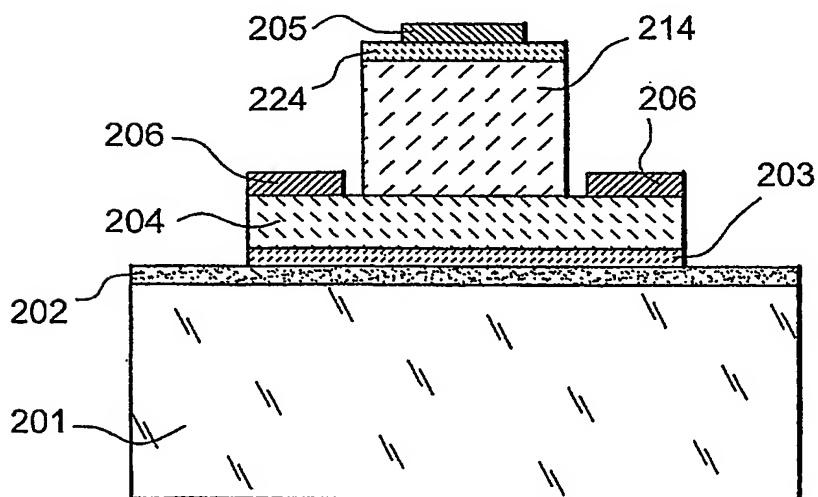


FIG. 3

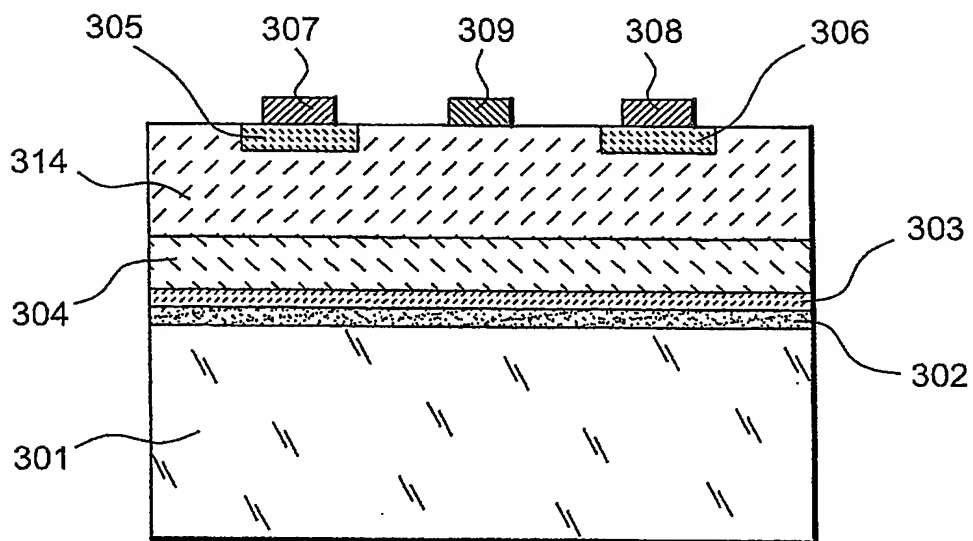


FIG. 4

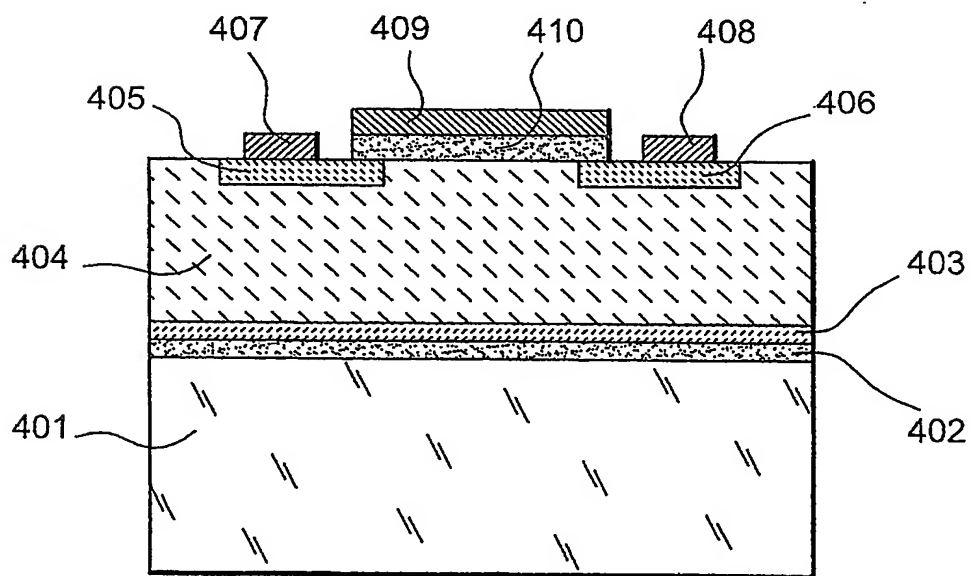


FIG. 5

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg


75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S)

(Si le demandeur n'est pas l'inventeur)

Cet imprimé est à remplir lisiblement à l'encre

Vos références pour ce dossier (facultatif)		B 14077.3 JL	
N° D'ENREGISTREMENT NATIONAL		0210 8821	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) PROCÉDE DE FABRICATION D'UN SUBSTRAT COMPOSITE DU TYPE S UNE ÉTAPE D'ÉPITAXIE			
LE(S) DEMANDEUR(S) : COMMISSARIAT A L'ÉNERGIE ATOMIQUE 31/33 rue de la Fédération 75752 PARIS 15ème			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» Si utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages)			
Nom		TEMPLIER	
Prénoms		François	
Adresse	Rue	10, allée des terrasses de criel	
	Code postal et ville	38500	VOIRON
Société d'appartenance (facultatif)			
Nom		DI CIOCCIO	
Prénoms		Léa	
Adresse	Rue	418 , chemin de Labis	
	Code postal et ville	38330	SAINT -ISMIER
Société d'appartenance (facultatif)			
Nom		BILLON	
Prénoms		Thierry	
Adresse	Rue	292 , rue du parc de la Sure	
	Code postal et ville	38500	COUBLEVIE
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire) PARIS LE 03 Septembre 2002 J. LEHU 422-5/002			



DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



N° 11 235*02

DÉSIGNATION D'INVENTEUR(S) Page N° 2. / 2..

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

03 113 VI / 260899

Vos références pour ce dossier (facultatif)		B 14077.3 JL (DD 2331)	
N° D'ENREGISTREMENT NATIONAL		0210 88u	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) PROCÉDE DE FABRICATION D'UN SUBSTRAT COMPOSITE DU TYPE SICOI COMPRENANT UNE ÉTAPE D'ÉPITAXIE			
LE(S) DEMANDEUR(S) : COMMISSARIAT A L'ÉNERGIE ATOMIQUE 31/33 rue de la Fédération 75752 PARIS 15ème			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		LETERTRE	
Prénoms		Fabrice	
Adresse	Rue	33 , quai Jongkind	
	Code postal et ville	38000	GRENOBLE
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire) PARIS LE 03 Septembre 2002 J. LEHU 422-5/002			

La loi n°78-17 du 6 janvier 1978 relative à l'informatique, aux fichiers et aux libertés s'applique aux réponses faites à ce formulaire. Elle garantit un droit d'accès et de rectification pour les données vous concernant auprès de l'INPI.

PCT Application

FR0350044

